SEARCH MENO

DETAIL NDEX

BACK

NEXT



# PATENT ABSTRACTS OF JAPAN

(11)Publication number: 06233122

(43)Date of publication of application: 19.08.1994

(51)Int.Cl.

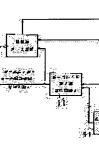
HO4N 1/40 GO6F 15/68

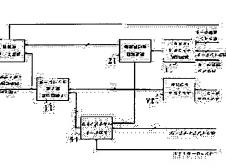
KOJIMA HIDEYUKI RICOH CO LTD (71)Applicant: (72)Inventor: (21)Application number: 05017308 (22)Date of filing. 04.02.1993

(54) IMAGE PROCESSOR

#### (57)Abstract:

based on an error dispersing method or a binary error processor enables binary error dispersion processing and an input data multiplexer 16 for dither data and dispersion processing circuit. Otherwise, this image case of integrating an image processing part based suppresses the increase of a space and cost at a processing by providing a dither data input means PURPOSE: To provide the image processor which dispersion processing part in the same processor. providing the quantizing comparator for multilevel on a dither method and an image processing part minimum by sharing a common circuit part in the dispersion processing part and a multilevel error error dispersion processing data at a quantizing comparator 14 for binary output in a binary error CONSTITUTION: This image processor enables binary error dispersion processing and dither and multilevel error dispersion processing by





addition to the quantizing comparator for binary output of a binary error diffusion processing output and an encode means for this quantizing comparator output for multilevel output in arithmetic part 12.

#### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of

rejection

than the examiner's decision of rejection or [Kind of final disposal of application other application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's

decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

SEARCH MENU

INDEX

DETAIL

(1) 日本国本部中(15)

## (11)特許出關公開番号 (m)公開特許公報(A)

特開平6-23312

8.1 BB (1) 表示图所

					(43) 公開日	(13) 公開日 平成6年(1994
(51) Int. CI.		裁別記号	庁内整理番号	FI		技術等
H 0 4 N	1/40	В	9088-5C			,
G 0 6 F	15/68	320 A	A 1111-51			

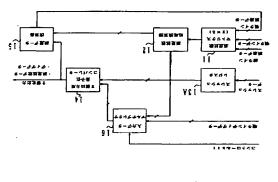
_		垂(号	都号 株式					
(全12頁)	,	株式会社リコー 東京都大田区中馬込1丁目3番6号	小喝 秀行 東京都大田区中馬込1丁目3番6号 株式5	Æ	<b>酰</b> 村 雅俊			
	1200000	株式会社リコー東京都大田区中	小喝多行東京都大田区	社リコー内	弁理士 磯村			
0.L	(71) 出額人 000006747	1	(10) 先明者		(74) 代理人			
審査請求 未請求 請求項の数5	特顯平5-17308	平成5年(1993)2月4日						
審查請为	特關中	平成5						
	(11) 出願番号	(11) 出題日						

414

### (54) 【発明の名称】画像処理装置

**共通回路部分を共用可能とし、スペース,コストの増加** [目的] ディサ法に基づく画像処理部と賦整拡散法に **覧力へ画像処理部、もしくは、2値標準拡散処理部と多 値誤妻拡散処理部とを同一装置内に組み込むに際して、** を最低限に抑制した画像処理装置を提供すること。

【構成】 2値誤差拡散処理回路の出力用量子化コンパ と隔豊拡散処理データとの選択手段 16を設けたことを **特徴とする2値属芸拡散処理とディザ処理とが可能な画** 像処理装置、もしくは、2値誤差拡散処理回路の2値出 カ用量子化コンパレータに加えて、多億出力用量子化コ ンパレータと該多値出力用量子化コンパレータ出力のエ ンコード手段を設けたことを特徴とする2値誤選拡散処 ノータ 14に、ディサデータ入力手段と、ディサデータ 理と多価調・基拡散処理とが可能な画像処理装置。



「超米丘1】 2個球型対戦的職と2位ディが的国とか 可能な画像処理接層であって、2 値誤登拡散処理回路の と、ディザデータと誤急拡散処理データとの選択手段を 出力用量子化コンパレータに、ディザデータ入力年段 投げたことを特徴とする画像処理装置。

(0003)

が可能な画像処理装置であって、2値誤差拡散処理回路 の2値出力用量子化コンパレータに加えて、多値出力用 **電子化コンパレータと数多値出力用量子化コンパレータ** 出力のエンコード手段を殺けたことを特徴とする画像処 【請求項2】 2億路番拡散処理と多値概要拡散処理と

2 値ディザ処理および多値ディザ処理が可能な画像処理 校置であって、2 値観 登拡散処理回路の2 億出力用量子 **化コンパレータに、ディザデータ入力手段と、ディザデ** ータと構造拡散処理データとの選択手段を脱けるととも に、多値出力用量子化コンパレータと数多値出力用量子 化コンパレータ出力のエンコード手段を設けたことを特 【樹水頃3】 2 値間登拡散処理と多値関整拡散処理と 徴とする画像処理装置。

【請求項4】 前記各処理結果の出力と未処理データと の選択を行うための出力データ選択手段を設けたことを 特徴とする精水国 1~3のいずれかに記載の画像処理装

【静水項5】 前記各処理に起因する遅延時間を調整す るための手段を備えたことを特徴とする請求項1~4の いずれかに記載の画像処理装置。

【発明の詳細な説明】 [1000] 【産業上の利用分野】本発明は、2位誤登拡散処理機能 国群登拡散処理に加えて2値および多値ディザ処理また を有する回路に簡単な回路を付加する構成によって、2 は多値路豊拡散処理等を可能とする多機能の画像処理装 置に関する。

[0002]

は、特関平2-11063号公報参照)も提案されている。上記 た精差を周辺の画案に分散する観差拡散法という手法が 【従来の技術】従来から、ディジタルブリンタ、ディジ タルファクシミリ疫置等における中間関画像の再現する ある。前者では、表現できる階調数がディザマトリクス により樹限されてしまい、例えば、この階調数が16階 **鯛程度の場合には、出力画像に擬似輪郭が生じてしまう** という問題があった。なお、後者ではこのような問題の 発生はなく、解像度,階啕ともにディザ法よりも優れて いる。しかし、近年、後者の技術においても、原稿の濃 それが線状につながって画像の品質を低下させるという サマトリクスを用いるディザ法と、2億化処理で発生し ための2値化手法として、閾値に周期的に変動するディ 度が低い場合、再生画像中にドットが近接して発生し、 問題があることが指摘され、これに関する対策(例え

特開平6-233122

8

公報に開示された技術は、通常の概差データの演算手段 に加えて、入力画像に無関係に誤登データを発生する手 **戦を有し、人力画像の特徴を料別してどちらの概整デー** タを用いるかを選択可能としたものである。

一後置内に組み込み、これらを適宜、使い分けるように した構成もあった。しかし、これらの2種類の画像処理 すること、コストアップにつながること等々の問題があ った。本発明は上記事情に鑑みてなされたもので、その 目的とするところは、従来の技術における上述の如き間 **虹散法に基づく画像処理部、もしくは、2値誘急拡散処 国部と多価観差拡散処理部とを同一被置内に組み込むに** 際して、共通回路部分を共用可能とし、スペース,コス 「発明が解決しようとする課題」ところで、従来の通信 県 参加散法に基づく 画像処理部とを同一数国内に組み込 み、これらを適宜、使い分けるようにした構成が一般的 コストアップにつながること等々の点で、問題が多かっ た。また、従来の通信按置においては、2 値誤塑拡散処 理用画像処理部と多値誤豊拡散処理用画像処理部とを同 即を同一装置内に組み込むことにも、スペースを必要と **图を解消し、上述のディザ法に基づく画像処理部と誤**差 トの増加を最低限に抑制した画像処理装置を提供するこ 被置においては、上述のディが法に基づく画像処理部と **であった。しかし、これらの2種類の画像処理部を同一 鞍置内に組み込むことは、スペースを必要とすること,** 9 2

【課題を解決するための手段】本発明の上記目的は、2 ィザデータ入力手段と、ディザデータと鶴差拡散処理デ 一タとの選択手段を設けたことを特徴とする2値誤差拡 は、2値概整拡散処理回路の2値出力用量子化コンパレ **一タに加えて、多値出力用量子化コンパレータと該多値** たことを特徴とする2値誤差拡散処理と多値誤差拡散処 出力用量子化コンパレータ出力のエンコード手段を設け 散処理とディザ処理とが可能な画像処理装置、もしく 値誤き拡散処理回路の出力用量子化コンパレータに、 理とが可能な画像処理装置によって達成される。 [0000] [0004] 2

す。図6に示される2値路差拡散処理回路は、観差拡散 2, スレッシュレジスタ 13, 2億出力用量子化コンバ 如く、誤豊データをマトリクス状にラッチするブロック 処理回路およびゲイザ処理回路について説明する。図6 こで、観整拡散マトリクス(2×5)11は、図8に示す 【作用】まず、従来技術で使用されている2億誤差拡影 レータ14,慰豊データ資質部15から構成される。こ であり、誤差拡散処理演算部12は、図9に示す如く、 に従来技術で使用されている2値誤差拡散処理回路を、 往目画素に誤差データを加算するブロックである。ま 図7に従来技術で使用されているディザ処理回路を示 マトリクス (例:2×5)11, 観急拡散処理演算部1 S 2

[0006]上述の如く構成された従来技術で使用され ている2値終妻拡散処理回路によれば、前ライン終登デ **ータと現ラインデータとから、2億化出力としての誤**蓋 **试散データを得ることができる。一方、図7に示される** ディザ処理回路は、スレッシュレジスタ21,2億出力 するブロックであり、これも構造的には図6に示した2 館出力用量子化コンパレータ 14と同じものである。上 述の如く構成された従来技術で使用されているディザ処 用量子化コンパレータ22から構成される。 スレッシュ と、スレッシュレジスタ21の出力である関値とを比較 レジスタ21は、スレッシュデータ (ディザマトリクス 関値)を格納するレジスタであり、構造的には図6に示 理回路によれば、ディザデータとスレッシュデータ (デ ィザマトリクス國値)とから、2位化出力としてのディ したスレッシュレジスタ13と同じものである。また、 2 値出力用量子化コンパレータ 2 2 は、ディザデータ ザデータを得ることができる。

出力用量子化コンパレータ14と22は、いずれも、同 装置においては、この点に着目して、従来技術で使用さ れている2億誤差拡散処理回路に、スレッシュレジスタ 量子化コンパレータ用の2種類とし、これらの切換え手 師と院登拡散法に基づく画像処理部とを同一装置内に組 み込む時の、スペース、コストの増加を最低限に抑制し た画像処理接置を実現したものである。 2 値誤差拡散処 **じ機能を有するプロックである。本発明に係る画像処理** への供給國値と、2億出力用量子化コンパレータへの供 拾データを2値隔蔓拡散処理用とディザ処理2値出力用 段を導入することにより、スレッシュレジスタと 2 値出 カ用量子化コンパレータとの共用化を可能としたもので ある。そして、これにより、ディザ法に基づく画像処理 理と多値誤差拡散処理との兼用回路についても同様であ [0007] 煎述の如く(図6および図7を比較しても 明らかな如く)、スレッシュレジスタ13と21,2億

【実施例】以下、本発明の実施略を因面に基づいて詳細に設明する。図1は、本発明の一実施例に係る画像処理 数層のブロック構成図である。図において、記号11, 12,14および15は図6に示したと同じ構成要素を 示しており、13Aは前述のスレッシュレジスタ13と

(0008)

は、既存の2億崩疫拡散処理回路のスレッシュレジスタと2億出力用量子化コンパレータとを利用して、2億ディサ出力をも可能としているものである。いずれの出力を得るかは、上述の如く、例えば、操作者からの指示に基づくコントロールピットによって定まる。

【0009】図2は、本発明の他の実施例に係る画像処理接層のブロック梅成図である。図において、記号1

量子化コンパレータ 17は、図5に示したスレッシュ比 と可変値 (スレッシュレジスタ13Aの出力) との和とな コンパレータ17の出力(「0」や「1」が) 校、エンコード 部と呼ぶこともできる。図10に、この動作の説明図を 1, 12, 13 A, 14, 15は図6に示したと同じ構成要 素を示しており、また、17は多値出力用量子化コンパ レーケ、18はエンコーダである。ここで、多値出力用 較回路を、n階調の場合(n-1)個有するブロックであ る。なお、エンコーダ18は、上述の多値出力用量予化 して多値データにするブロックであり、多値データ生成 示す。本実施例に係る画像処理装置は、既存の2値誤差 拡散処理回路に多値出力用量子化コンパレータとエンコ **一ゲとを追加して、2値誤登拡散処理出力に加え多値誤** り、スレッシュ値は、固定値(個々の回路で段階的な値) 差拡散処理出力をも可能としているものである。 30

A PRINCE A PURPER CONTROL OF A PURPER CONTRO

6。因3も、4年5月の12条機関に対する国際処理数百分 10 プロック構成のためる。因中、記号11~18 は四1, 図2に示したと同じ構成要素を示している。本集施の1. 係る国際処理検固は、既存の2億純設性核処理回路のス レッシュレジスタと2値出力用量子化コンパレータと表 利用して、2億誤等拡張処理出力、2億ディナーカと古 新して、2億誤等拡張処理出力、2億ディナーカとエ とすると同時に、多値出力用量子化コンパレータとエ ソコーダとを追加して、多億無益拡散処理出力、多億ディナー方をエ

(0011) 図4は、本発明の更に他の実施例に係る画像処理被置の構成を示すプロック構成図である。図中、 102511~118は図1,図2に示したと同じ構成要素を

[0012] これば、例えば、従来の2値鉄登拡散処理 的と2値ディが処理的を別々に備えた画像処理装置においても、処理ルートが関なることから生ずるタイミング 補正を行っていたことの様であるが、相違点は、従来 は、処理にかかる程正ライン数(創在室)と程距回繋数 信託量に強いがあったため、2値に後にタイミングを 合わせていたのに対して、本発明に張る構成を採用した 自合せていたのに対して、本発明に係る構成を採用した 自合では、検数の出力を得るための名「モード」の遅延を 最大のものに合わせることにより、CPUの介在を不要 たからのに合わせることにより、CPUの介在を不要 たからのに合わせることにより、CPUの介在を不要 たからのに合わせることにより、また、上記各実施 例は本発明の一例を示したものでもり、本毎明はこれら に限定されるべきものではないことは言うまでもないことである。 (発明の効果)以上、辞鑑に設明した如く、本発明によれば、ディザ法に基づく画像処理部と解鍵拡散法に基づく画像処理部と解鍵性でに基づく画像処理部、もしくは、2 価部器指拠型語を受顧器性性心理部とを同一数置かに組み込むに際して、共通回路部分を共用可能とし、スペース,コストの増加を最低限に抑制した画像処理被置を実現できるという顕著な

Ξ

**特開平6-233122** 

効果を換するものである。 【図面の簡単な説明】

【図1】本発明の一実施例に係る画像処理装置のプロック期成図である。

【図2】本発明の他の実施例に係る画像処理装置のプロック構成図である。 【図3】本発明の他の実施例に係る画像処理装置のプロ【図3】本発明の他の実施例に係る画像処理装置のプロ

ック構成図である。 【図4】本発明の他の実施例に係る画像処理装置のプロ

10 ック権内図である。 【図5】英語宮で用いた多値出カ用量子化コンパワータを構成するスフッツュ比較回路の製器図である。 【図6】 従来技術で使用されている2個誤差拡散処理回路を示す図である。

【図7】従来技術で使用されているディザ処理回路を示す図である。

【図8】従来使用されている2 値構差拡散処理回路の構成要発である誤登拡散マトリクスの一例(2×5)を示す

図である。 10 【図9】従来使用されている2館島豊祉散処理回路の構成要素である路急並散処理商店の構成要素である路急並散処理衛舞即の一例を示す図であ 【図10】実施例で用いたエンコーダ (多値データ生成的) の機能を説明する図である。

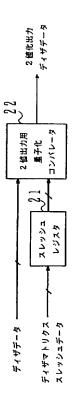
【符号の説明】

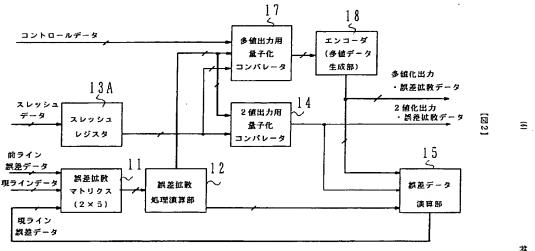
(0013)

11: 蘇茲拡散でトリクス (例: 2×5)、12: 蘇茲斯 群処理衛貸的、13, 13 A: スレッシュレジスタ、1 4: 2 値出力用量子化コンパレータ、15: 蘇恕データ 満算的、16: 入力データマルチブレクサ、17: 多値 30 出力用量子化コンパレータ、19: 第

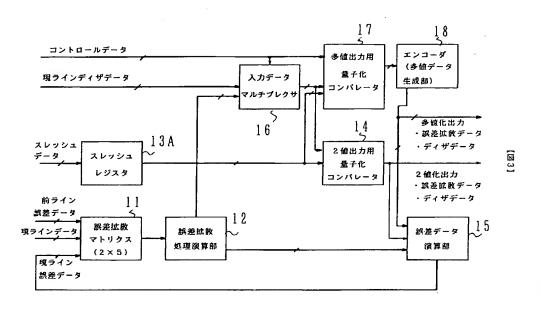
出力ゲータマルチブレクサ。

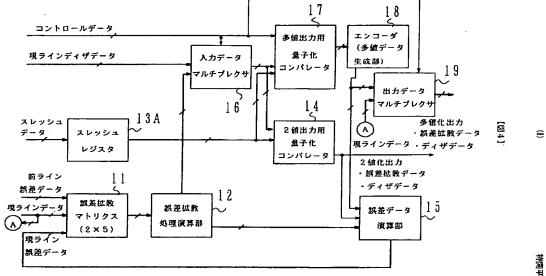
[图1]





特関平6-233122

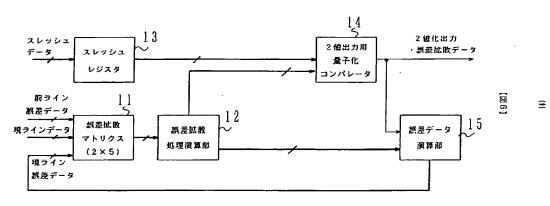


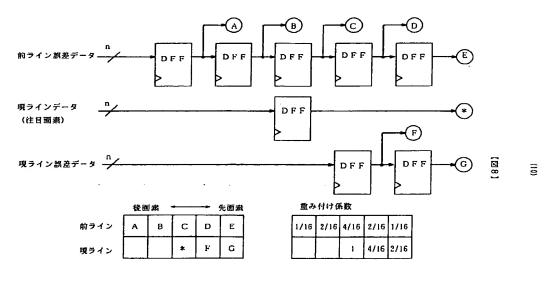


特関平6-23312

3

特関平6-233122





A~G:誤差,\*:現(注目) 國衆,Z:演算結果 Z=\*+1/16·(A+2B+4C+2D+E+4F+2G) ·····(1)

3 bi tの2連数に変換

Yn:コンパレータの出力 O:データ≦スレッシュ 1:データ>スレッシュ Y7 Y6 Y5 Y4 Y3 Y2 Y1
D 0 1 1 1 1 1 1
b2 b1 b0

(12)

[図10]

 $\equiv$ 

特開平6-233122